

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 1 7 日
Date of Application:

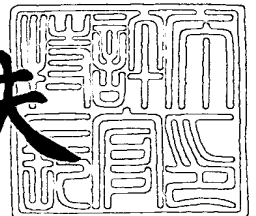
出 願 番 号 特 願 2 0 0 2 - 2 6 9 9 3 5
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 6 9 9 3 5]

出 願 人 株式会社リコー
Applicant(s):

2 0 0 3 年 7 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 3 - 3 0 6 0 6 8 3

【書類名】 特許願

【整理番号】 185693

【提出日】 平成14年 9月17日

【あて先】 特許庁長官殿

【国際特許分類】 G06F 3/00

【発明の名称】 P C カード制御装置、当該 P C カード制御装置を備える
コンピュータシステム及び P C カード識別方法

【請求項の数】 9

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 山本 斉

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 日下部 弘昌

【特許出願人】

 【識別番号】 000006747

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号

 【氏名又は名称】 株式会社リコー

【代理人】

 【識別番号】 100062144

 【弁理士】

 【氏名又は名称】 青山 葆

【選任した代理人】

 【識別番号】 100086405

 【弁理士】

 【氏名又は名称】 河宮 治

【手数料の表示】

 【予納台帳番号】 013262

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9808860

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 PCカード制御装置、当該PCカード制御装置を備えるコンピュータシステム及びPCカード識別方法

【特許請求の範囲】

【請求項1】 接続されたカードから規格に従う手法で識別情報を取得する識別情報取得部と、

上記規格に準拠する1以上の種類のPCカードについてのカード情報と共に、当該各カード情報に対応した識別情報が記録された第1記録部と、

上記規格に準拠していない1以上の種類の拡張カードについてのカード情報と共に、当該カード情報に対応した識別情報が記録された第2記録部とを有し、

上記接続されたカードについて上記識別情報取得部により取得される識別情報と、第1記録部及び第2記録部に記録されている識別情報の内の少なくとも第2記録部に記録されている識別情報とから接続されているカードの種類を識別し、当該識別結果と共に接続されているカードについてのカード情報を出力するPCカード識別部とを備えたことを特徴とするPCカード制御装置。

【請求項2】 請求項1に記載のPCカード制御装置において、

上記PCカード識別部から出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線を確立する信号変換部とを備えることを特徴とするPCカード制御装置。

【請求項3】 請求項1又は請求項2に記載のPCカード制御装置において

上記規格がPCMCIAであり、

上記第2記録部に記録する拡張カードの識別情報は、PCMCIAに準拠するPCカードが備える第1及び第2カード検出信号線と第1及び第2電圧選択信号線を、(1)第1カード検出信号線を第1の電圧選択信号線に接続すると共に、第2カード検出信号線を第2電圧信号線に接続した場合、(2)第1カード検出信号線を第2電圧選択信号線に接続すると共に、第2カード検出信号線を第1電圧選択信号線に接続した場合、(3)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を接地した場合、(4)第1

及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を開放した場合、(5)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を接地した場合、(6)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を開放した場合の何れかの状態に接続した場合に、上記識別情報取得部において取得される情報であるPCカード制御装置。

【請求項4】 接続されたカードから識別情報を取得する識別情報取得部と、規格に準拠する1以上の種類のPCカードについてのカード情報と共に、当該PCカードについて上記識別情報取得部により得られる識別情報を記録しておく第1記録部と、上記規格に準拠していない1以上の種類の拡張カードについてのカード情報と共に、当該拡張カードについて上記識別情報取得部により取得される識別情報を記録しておく第2記録部とを有し、上記接続されたカードについて上記識別情報取得部により取得される識別情報と、少なくとも第2記録部に記録されている識別情報に基づいて接続されたカードの種類を識別し、当該識別結果と共に接続されたカードについてのカード情報を出力するPCカード識別部と、

上記PCカード識別部から出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線確立する信号変換部とを備え、

上記第2記録部に記録されている1以上の種類の拡張カードのカード情報及び識別情報が外部から更新できることを特徴とするPCカード制御装置。

【請求項5】 請求項4に記載のPCカード制御装置において、
上記規格がPCMCIA規格であるPCカード制御装置。

【請求項6】 請求項5に記載のPCカード制御装置において、
上記第2記録部に記録する拡張カードの識別情報は、PCMCIAに準拠するPCカードが備える第1及び第2カード検出信号線と第1及び第2電圧選択信号線を、(1)第1カード検出信号線を第1の電圧選択信号線に接続すると共に、第2カード検出信号線を第2電圧信号線に接続した場合、(2)第1カード検出信号線を第2電圧選択信号線に接続すると共に、第2カード検出信号線を第1電圧選択信号線に接続した場合、(3)第1及び第2カード検出信号線を共に第2

電圧選択信号線に接続すると共に、第1電圧信号線を接地した場合、(4)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を開放した場合、(5)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を接地した場合、(6)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を開放した場合の何れかの状態に接続した場合に、上記識別情報取得部において取得される情報であるPCカード制御装置。

【請求項7】 請求項4乃至請求項6の何れかに記載のPCカード制御装置を備えるコンピュータシステムにおいて、

上記PCカード識別部から出力されるカード情報に基づいて接続されたカードの種類を認識する認識手段を備えることを特徴とするコンピュータシステム。

【請求項8】 請求項4乃至請求項6の何れかに記載のPCカード制御装置を備えるコンピュータシステムにおいて、

上記第2記録部に書きこまれている拡張カードについてのカード情報及び識別情報のデータを更新するデータ更新手段を備えることを特徴とするコンピュータシステム。

【請求項9】 識別情報取得手段により、接続されたカードから取得される識別情報と、予め記録部に記憶してある規格に準拠した1以上の種類のPCカード及び1以上の種類の拡張カードについてのカード情報と上記識別情報取得手段により取得される識別情報の内、少なくとも拡張カードについての識別情報に基づいて接続されたカードの種類を識別して識別結果を出力し、

上記出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線を確立して行うPCカード識別方法であって、

上記記録部に記憶されている1以上の種類の拡張カードのカード情報及び識別情報が外部から設定されたものであることを特徴とするPCカード識別方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、PCMCIAに準拠するPCカードの識別装置及びPCカードの識

別方法に関する。

【0002】

【従来の技術】

従来より、パーソナルコンピュータ、特にノート型のパーソナルコンピュータでは、PCMCIAに準拠したPCカードの識別装置（いわゆるPCカードスロット）を備えるものが知られている。

【0003】

【発明が解決しようとする課題】

PCMCIAに準拠するPCカードの短辺側の側部に備えるメス型のコネクタには、PCカード制御装置が備えるオス型コネクタの複数のピンの内、第1及び第2のカード検出信号（PCMCIAにおいてCD1#及びCD2#と定義されており、以下、単にCD1#及びCD2#という）が流れるピンに対応する第1及び第2接続穴、並びに、第1及び第2の電圧選択信号（PCMCIAにおいてVS1#及びVS2#と定義されており、以下、単にVS1#及びVS2#という）に対応する第3及び第4接続穴が用意されている。

【0004】

PCカードの内部において、上記第1及び第2接続穴に接続される配線は、接地されているか、または、上記第3及び第4接続穴の少なくとも一方に接続されている。また、PCカード制御装置において、上記CD1#及びCD2#は、共にHighレベルにプルアップされている。PCカード制御装置にPCカードが接続されると、上記CD1#及びCD2#の電位がLowレベルに低下する。PCカード制御装置は、この電位変化からPCカードの接続を検出する。

【0005】

PCカード制御装置は、PCカードが接続されたことを検知すると、第3接続穴に流れるVS1#の電位をHighレベルにした場合のCD2#、CD1#、VS2#及びVS1#の状態、並びに、第4接続穴に流れるVS2#の電位をHighレベルにした場合のCD2#、CD1#、VS2#及びVS1#の状態を検出し、これらの信号線の状態を識別情報としてPCカードの種類（使用する信号レベルやバスのビット幅）を特定する。

【 0 0 0 6 】

例えば、新たな P C カードを認識する P C カード制御装置として、上述したように第 3 及び第 4 接続穴に流れる V S 1 # 及び V S 2 # の電位を選択的に H i g h レベルにした時の C D 2 # , C D 1 # , V S 2 # 及び V S 1 # の電位状態が、P C M C I A で定める予備のカードの電位状態と一致し、かつ、上記以外の特定の端子の信号状態が予め決めた条件を満足する場合に、予めバスのビット幅及び駆動電圧が特定された拡張カード（スマートカード）を認識するものが提案されている（特許文献 1 を参照）。

【 0 0 0 7 】**【特許文献 1】**

特開 2 0 0 1 - 7 5 7 4 6 号公報

【 0 0 0 8 】

しかし、上記特許文献 1 に開示される P C カード制御装置は、通常の識別情報取得処理の他に、更に特定の端子の信号状態について調べるため、特別な拡張カード用の識別アルゴリズムを必要とし、設計工数の増加を招く。

【 0 0 0 9 】

本発明は、より簡単に拡張カードを認識する P C カード制御装置を提供することを目的とする。

【 0 0 1 0 】**【課題を解決するための手段】**

本発明の第 1 の P C カード制御装置は、接続されたカードから規格に従う手法で識別情報を取得する識別情報取得部と、上記規格に準拠する 1 以上の種類の P C カードについてのカード情報と共に、当該各カード情報に対応した識別情報が記録された第 1 記録部と、上記規格に準拠していない 1 以上の種類の拡張カードについてのカード情報と共に、当該カード情報に対応した識別情報が記録された第 2 記録部とを有し、上記接続されたカードについて上記識別情報取得部により取得される識別情報と、第 1 記録部及び第 2 記録部に記録されている識別情報の内の少なくとも第 2 記録部に記録されている識別情報とから接続されているカードの種類を識別し、当該識別結果と共に接続されているカードについてのカード

情報を入力するPCカード識別部とを備えたことを特徴とする。

【0011】

本発明の第2のPCカード制御装置は、上記第1のPCカード制御装置において、上記PCカード識別部から出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線確立する信号変換部とを備えることを特徴とする。

【0012】

本発明の第3のPCカード制御装置は、上記第1又は第2のPCカード制御装置において、上記規格がPCMCIAであり、上記第2記録部に記録する拡張カードの識別情報は、PCMCIAに準拠するPCカードが備える第1及び第2カード検出信号線と第1及び第2電圧選択信号線を、(1)第1カード検出信号線を第1の電圧選択信号線に接続すると共に、第2カード検出信号線を第2電圧信号線に接続した場合、(2)第1カード検出信号線を第2電圧選択信号線に接続すると共に、第2カード検出信号線を第1電圧選択信号線に接続した場合、(3)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を接地した場合、(4)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を開放した場合、(5)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を接地した場合、(6)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を開放した場合の何れかの状態に接続した場合に、上記識別情報取得部において取得される情報であることを特徴とする。

【0013】

本発明の第4のPCカード制御装置は、接続されたカードから識別情報を取得する識別情報取得部と、規格に準拠する1以上の種類のPCカードについてのカード情報と共に、当該PCカードについて上記識別情報取得部により得られる識別情報を記録しておく第1記録部と、上記規格に準拠していない1以上の種類の拡張カードについてのカード情報と共に、当該拡張カードについて上記識別情報取得部により取得される識別情報を記録しておく第2記録部とを有し、上記接続

されたカードについて上記識別情報取得部により取得される識別情報と、少なくとも第2記録部に記録されている識別情報に基づいて接続されたカードの種類を識別し、当該識別結果と共に接続されたカードについてのカード情報を出力するPCカード識別部と、上記PCカード識別部から出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線を確立する信号変換部とを備え、上記第2記録部に記録されている1以上の種類の拡張カードのカード情報及び識別情報が外部から更新できることを特徴とする。

【0014】

本発明の第5のPCカード制御装置は、上記第4のPCカード制御装置であって、上記規格がPCMCIAであることを特徴とする。

【0015】

本発明の第6のPCカード制御装置は、上記第4又は第5のPCカード制御装置であって、上記第2記録部に記録する拡張カードの識別情報は、PCMCIAに準拠するPCカードが備える第1及び第2カード検出信号線と第1及び第2電圧選択信号線を、(1)第1カード検出信号線を第1の電圧選択信号線に接続すると共に、第2カード検出信号線を第2電圧信号線に接続した場合、(2)第1カード検出信号線を第2電圧選択信号線に接続すると共に、第2カード検出信号線を第1電圧選択信号線に接続した場合、(3)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を接地した場合、(4)第1及び第2カード検出信号線を共に第2電圧選択信号線に接続すると共に、第1電圧信号線を開放した場合、(5)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を接地した場合、(6)第1及び第2カード検出信号線を共に第1電圧選択信号線に接続すると共に、第2電圧信号線を開放した場合の何れかの状態に接続した場合に、上記識別情報取得部において取得される情報であることを特徴とする。

【0016】

本発明の第1のコンピュータシステムは、上記第4乃至第6の何れかのPCカード装置を備えるコンピュータシステムにおいて、上記PCカード識別部から出力されるカード情報に基づいて接続されたカードの種類を認識する認識手段を備

えることを特徴とする。

【0017】

本発明の第2のコンピュータシステムは、上記第4乃至第6の上記何れかのPCカード制御装置を備えるコンピュータシステムであって、上記第2記録部に書きこまれている拡張カードについてのカード情報及び識別情報のデータを更新するデータ更新手段を備えることを特徴とする。

【0018】

本発明のPCカード識別方法は、識別情報取得手段により、接続されたカードから取得される識別情報と、予め記録部に記憶してある規格に準拠した1以上の種類のPCカード及び1以上の種類の拡張カードについてのカード情報と上記識別情報取得手段により取得される識別情報の内、少なくとも拡張カードについての識別情報に基づいて接続されたカードの種類を識別して識別結果を出力し、

上記出力される識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線を確立して行うPCカード識別方法であって、

上記記録部に記憶されている1以上の種類の拡張カードのカード情報及び識別情報が外部から設定されたものであることを特徴とする。

【0019】

【発明の実施の形態】

(1) 実施の形態1

実施の形態1に係るPCカード制御装置100は、PCMCIAに準拠するPCカードと同じ識別方法（他に特別な処理を必要とせずにという意味である。）により拡張カードを識別するが、拡張カードの識別情報に、上記PCMCIAに準拠するPCカードに使用していない識別情報を拡張カード用の識別情報として使用する。これにより、特別な拡張カード用の識別アルゴリズムを追加することなく、拡張カードの識別を行う。

【0020】

また、PCカード制御装置100では、例えば、拡張カードの使用する信号レベルが5Vから3.3Vになり、バスのビット幅が16ビットから32ビットに変わった場合に、当該変更後の拡張カードを正しく認識できるようにすることを

目的として、拡張カードを識別するための識別情報、及び、駆動電圧やバスのビット幅といった当該拡張カードの種類を特定するカード情報を外部から更新可能な構成を採用する。これにより簡単かつ柔軟に様々な種類の拡張カードの識別を行う。

【0021】

図1は、実施の形態1に係るPCカード制御装置100を備えるコンピュータシステム1の構成を示す図である。コンピュータシステム1は、CPU10、OSのプログラムが格納されているROM11、RAM12、キーボードやマウスで成る操作部13、ディスプレイ14、PCMCIAに準拠したPCカード用のPCカード制御装置100、及び、上記PCカード制御装置100用の第1制御プログラム（図10を参照）及び第2制御プログラム（図12を参照）の他、様々なアプリケーションプログラムやデータが格納されているハードディスク（図中、HDと表す）15がPCIバス50を介して接続されて成る。

【0022】

PCカード制御装置100には、上記PCカード制御装置100の制御プログラムの実行により登録された拡張カードの識別情報及びカード情報を記憶しているフラッシュROM200が接続されている。図1では、フラッシュROM200は、外付けになっているが、PCカード制御装置100に内蔵しても良い。

【0023】

CPU10は、コンピュータシステム1の立ち上げ時に、ROM11内に記憶しているOSのプログラムをRAM12に読み出して実行すると共に、PCカード制御装置100を含む各部の初期化を行う。

【0024】

また、フラッシュROM・I/F150は、コンピュータシステム1の電源の投入に伴い、フラッシュROM200に格納してある拡張カードを識別するための識別情報、及び、駆動電圧やバスのビット幅といった当該拡張カードの種類を特定するカード情報を拡張カードレジスタ182に書き込む。

【0025】

PCカード制御装置100は、PCMCIAに準拠したPCカード250だけ

でなく、アダプタ 300 を介してコネクタ 190 に接続されるスマートカード 310 を認識する（図 2 の（a）及び（b）を参照）ことができる。

【0026】

PC カード制御装置 100 は、大きく分けて、コネクタ 190 に接続されたカードの種類を識別する PC カード識別部 160 と、当該 PC カード識別部 160 における識別結果に基づいて、コネクタ 190 に接続されたカードと PCMCIA に準拠した形式で信号のやり取りを行うように回線を確立する信号変換部 105 とで構成される。

【0027】

信号変換部 105 を構成する各部の働きは以下の通りである。PCI インターフェース 110 は、PCI バス 50 と PC カード制御装置 100 の内部バス（詳細は図示せず）とを接続する。PCMCIA コントローラ 120 は、セクタ 140 を介して、図 2 の（a）に示すようにコネクタ 190 に接続された PC カード 250 とのデータのやり取りを行う。スマートカードコントローラ 130 は、拡張カードとして、図 2 の（b）に示すようにアダプタ 300 を介してスマートカード 310 が接続された場合に PCMCIA コントローラ 120 とスマートカード 310 との間でデータのやり取りを行う。セクタ 140 は、PCMCIA コントローラ 120 が出力する 1 ビットのセレクト信号 SEL の値に基づいて PCMCIA コントローラ 120 とコネクタ 190 を接続し、又は、PCMCIA コントローラ 120 をスマートカードコントローラ 130 を介してコネクタ 190 に接続する。

【0028】

フラッシュ ROM・I/F 150 は、上述したように、PC カード制御装置 100 を含むコンピュータシステム 1 の起動時に、フラッシュ ROM 200 から拡張カードであるスマートカード 310 の識別情報（第 1 レジスタ（4 ビットデータ）及び第 2 レジスタ（4 ビットデータ））、及び、カードの種類（6 ビットデータ）についての情報を読み出し、PC カード識別部 160 内の拡張カードレジスタ 182 に書き込む。

【0029】

PCカード識別部160は、コネクタ190に差し込まれたカードがPCMCIAにおいて規定される12種類のPCカード、及び、新規に登録された拡張カードの内、何れのカードであるのかを識別し、識別結果をPCMCIAコントローラ120に出力すると共に、当該結果に基づいて特定されるカードの種類（駆動電圧及びバスのビット幅等）を特定する6ビットのカード情報をPCMCIAコントローラ120に出力する。なお、PCカード識別部160の構成及び動作については後に詳しく説明する。

【0030】

図3の(a)は、PCMCIAに準拠するPCカード250をコネクタ190に差し込んだ状態を示す図であり、図4の(a)は、拡張カードとしてスマートカード310をアダプタ300を介してコネクタ190に差し込んだ状態を示す図である。PCカード250及びアダプタ300が短辺側の側面に備えるメス型のコネクタには、PCカード制御装置100のオス型のコネクタ190が備える第1及び第2のカード検出信号（PCMCIAにおいてCD1#及びCD2#と定義されており、以下、単にCD1#及びCD2#という）の流れるピンを受け入れる第1接続穴251及び第2接続穴252、並びに、第1及び第2の電圧選択信号（PCMCIAにおいてVS1#及びVS2#と定義されており、以下、単にVS1#及びVS2#という）の流れるピンを受け入れる第3接続穴253及び第4接続穴254が用意されている。

【0031】

なお、PCカード250及びアダプタ300には、実際には、図2の(a)及び(b)に示すように、コネクタ190が備える多くのピンを受け入れる接続穴が設けられているが、図3の(a)及び図4の(a)では、PCカード制御装置100、PCカード250及びアダプタ300の内部の配線を解りやすく示すため、上記第1接続穴251～第4接続穴254とこれらに接続される配線のみを示す。

【0032】

PCカード250及びアダプタ300の内部において、上記第1接続穴251及び第2接続穴252に接続される配線は、接地されているか、または、上記第

3 接続穴 253 及び第 4 接続穴 254 の少なくとも一方に接続されている。また、PC カード制御装置 100 が備えるオス型コネクタ 190 のピンの内、上記第 1 接続穴 251 及び第 2 接続穴 252 に挿入するピンの電位は、共に PC カード制御装置 100 側に備えるプルアップ回路 C1 及び C2 により High レベルにプルアップされている。PC カード制御装置 100 に PC カード 250 又はアダプタ 300 が接続されると、CD1# 及び CD2# の電位が Low レベルに低下する。PC カード識別部 160 は、この CD1# 及び CD2# の電位変化から PC カード 250 又はアダプタ 300 の接続を検知してカードの識別処理を行うと共に、カードが接続されたことを表すカード検出信号を PCMCIA コントローラ 120、PCI インターフェース 110 及び PCI バス 50 を介して CPU 10 に出力する。

【0033】

PC カード識別部 160 は、CD1# 及び CD2# の Low レベルへの切り換えによりコネクタ 190 への PC カード 250 又はアダプタ 300 の接続の検知に応じて、VS1# の電位を High レベルにした時の CD2#、CD1#、VS2# 及び VS1# の状態、並びに、VS2# の電位を High レベルにした時の CD2#、CD1#、VS2# 及び VS1# の状態を検出し、これらの信号の状態を表す 4 ビット + 4 ビットの合計 8 ビットデータ（識別情報）と、図 5 に示す PCMCIA に準拠したカードテーブル 183 に定義されている No. 1 ~ No. 12 までの 12 枚種類の PC カードについての 8 ビットデータ（識別情報）及び拡張カードレジスタ 182 に格納されている 8 ビットデータ（識別情報）とを比較して該当するカードの種類を特定する。

【0034】

図 3 の (b) は、PC カード制御装置 100 に PC カード 250 を接続した場合の CD2#、CD1#、VS2# 及び CS1# の状態を示すタイムチャートであり、図 4 の (b) は、PC カード制御装置 100 にアダプタ 300 を介してスマートカード 310 を接続した場合の CD2#、CD1#、VS2# 及び VS1# の状態を示すタイムチャートである。

【0035】

図示するように、PCカード制御装置100にPCカード250又はアダプタ300を接続すると、CD1#及びCD2#のレベルがLowレベルに切り換る。PCカード制御装置100のPCカード識別部160は、このCD1#及びCD2#のレベルの変化からPCカード250又はアダプタ300の装着を検知してVS1#の電位を約1msの期間、Highレベルにする。PCカード識別部160が備える第1レジスタ180(図1を参照)は、VS1#の電位をHighレベルにしてから約0.8ms後のタイミングでCD2#、CD1#、VS2#及びVS1#の状態をラッチする。

【0036】

次に、PCカード識別部160は、VS2#の電位を約1msの期間、Highレベルにする。PCカード識別部160が備える第2レジスタ181(図1を参照)は、VS2#の電位をHighレベルにしてから約0.8ms後のタイミングでCD2#、CD1#、VS2#及びVS1#の状態をラッチする。

【0037】

図3の(a)に示すPCカード250の場合、第1レジスタ180には、“000”がラッチされ、第2レジスタ181には、“1010”がラッチされる。以下に説明するように、PCカード識別部160は、図5に示すカードテーブル183(図1にも図示してある)を参照して、当該PCカード250がカードバスであって、3.3V又はX.XVで駆動されるNo.7のカードに該当することを認識する。なお、上記カードバスであって、3.3V又はX.XVで駆動されるといったカードの種類についての情報は、カードテーブルに予め用意されている6ビットのデータで定義される。この6ビットデータは、上位ビットから順に、16ビットカードであるのか否か、32ビットカードであるのか否か、駆動電圧が5Vであるのか否か、駆動電圧が3.3Vであるのか否か、駆動電圧がX.XVであるのか否か、駆動電圧がY.YVであるのか否かをそれぞれ表す。PCカード識別部160は、当該No.7のカードの種類を表す6ビットのデータをカード情報として、PCIバス50を介してCPU10に出力する。

【0038】

一方、図4の(a)に示すスマートカードアダプタ300の場合、第1レジス

タ180には、“0001”がラッチされ、第2レジスタ181には、“1110”がラッチされる。当該アダプタ300は、図5に示すカードテーブル183には定義されていない。以下に説明するように、PCカード識別部160では、拡張カードレジスタ182に“0001”と“1110”を1つにまとめた8ビットデータ“0011110”を識別情報として用意すると共に、スマートカード310の種類を表す6ビットデータ（カード情報）を用意しておくことで、上記アダプタ300を認識すると共に、カードの種類を特定する6ビットデータを、カード情報としてPCIバス50を介してCPU10に出力する。

【0039】

図6は、図5に示したカードテーブル183に示されている第1接続穴251～第4接続穴254の接続パターン以外に考え得る接続パターン及び当該接続パターン時にVS1#及びVS2#を個々にHighレベルに切り換えた時に第1レジスタ180及び第2レジスタ181にラッチされる各4ビット、合計8ビットのデータを示す図表である。PCカード識別部160の拡張カードレジスタ182には、第1レジスタ180及び第2レジスタ181に得られる各4ビットのデータとして、図6に示す6つのパターンの内の何れか1つのデータが格納される。拡張カードレジスタ182には、更に、当該拡張カードの種類（バスのビット幅や駆動電圧）を特定する6ビットのデータが格納される。

【0040】

図7は、PCカード識別部160の構成を示す図である。PCカード識別部160は、大きく分けると、コネクタ190に接続されたカードの識別情報（8ビットデータ）を第1及び第2レジスタ180、181に取得する識別情報取得部Dと、当該識別情報取得部Dにおいて取得された識別情報と、第1記録部であるカードテーブル183及び第2記録部である拡張カードレジスタ182に記録されている識別情報と比較し、比較結果を出力する比較器185と、上記比較結果に基づいてカードの種類を特定するカード情報（6ビットデータ）を検出してCPU10に出力するカード情報検出部184とで構成される。

【0041】

識別情報取得部D内において、CD2#の入力される端子161の電位は、電

源 V_{cc} 及び抵抗 162 で成るプルアップ回路 C2 により High レベルにプルアップされており、CD1# の入力される端子 164 の電位は、電源 V_{cc} 及び抵抗 165 で成るプルアップ回路 C1 により High レベルにプルアップされている。端子 161 及び端子 164 に入力される CD2# 及び CD1# は、それぞれバッファ回路 163 及び 166 を介して 2 入力 OR ゲート 167 に入力される。

【0042】

OR ゲート 167 の出力は、D-F/F (ディレイ型フリップフロップ) 168 に入力されている。D-F/F 168 の出力は、次段の D-F/F 169 に入力されている。当該 D-F/F 169 の反転出力端子、D-F/F 168 の出力、及び、以下に説明するタイマー 171 の始動と共に High レベルに切り換る TIM 信号線が、3 入力の OR ゲート 170 の各信号入力端子に接続されている。OR ゲート 170 の出力端子は、タイマー 171 のスタート信号 ST# の入力端子に接続されている。後に説明するようにコネクタ 190 に PC カード 250 又はスマートカード 310 を装着したアダプタ 300 が挿入されて CD1# 及び CD2# の電位が High レベルから Low レベルに切り換ると、OR ゲート 170 は、一時的に Low レベルの信号をスタート信号 ST# として出力する。なお、当該スタート信号は、カード検出信号として CPU10 にも出力される。

【0043】

タイマー 171 は、上記 Low レベルのスタート信号 ST# を受けることで始動し、後に説明するタイミングで所定のレベルの信号 T1, T2, L1#, L2# を出力する。

【0044】

VS2# の入力される端子 172 は、抵抗 173 を介して電源 V_{cc} に接続されると共に、半導体スイッチである P チャンネル型の MOSFET 175、及びバッファ回路 174 に接続される。MOSFET 175 のゲートには、タイマー 171 の出力する T2 信号が入力されている。

【0045】

同様に、VS1# の入力される端子 176 は、抵抗 177 を介して電源 V_{cc}

に接続されると共に、半導体スイッチであるPチャンネル型のMOSFET179、及び、バッファ回路178に接続されている。MOSFET179のゲートには、タイマー171の出力する信号T1が入力されている。

【0046】

バッファ回路163, 166, 174及び178から出力される4つの信号CD2#, CD1#, VS2#及びVS1#は、第1レジスタ180及び第2レジスタ181にそれぞれ入力される。第1レジスタ180のラッチ端子180aには、タイマー171の出力する信号L1#が入力される。第1レジスタ180では、Lowレベルの信号L1#の入力に応じてCD2#, CD1#, VS2#及びVS1#の状態を記録する。第2レジスタ181のラッチ端子181aには、タイマー171の出力する信号L2#が入力される。第2レジスタ181では、Lowレベルの信号L2#の入力に応じてCD2#, CD1#, VS2#及びVS1#の状態を記録する。

【0047】

図8は、CD1#, CD2#, タイマー171に入力される信号ST#、及び、タイマー171が出力する信号T1, T2, L1#, L2#を示すタイムチャートである。タイマー171は、CD1#及びCD2#の電位がHighレベルからLowレベルに下がり、ORゲート170からLowレベルのスタート信号ST#が入力された時に始動する。

【0048】

タイマー171の始動に伴い信号TIMがHighレベルに切り換る。これによりORゲート170の出力する信号ST#がHighレベルに切り換る。タイマー171は、まず、信号T1をHighレベルに切り換える。これにより半導体スイッチ179がオフに切り換り、VS1#にHighレベルの信号が出力される。約0.8ms後、タイマー171は、Lowパルスの信号L1#を出力し、バッファ回路163, 166, 174, 178の出力する信号の状態を第1レジスタ180に記憶させる。この後、タイマー171は、信号T1の代わりにT2をHighレベルに切り換える。これにより、半導体スイッチ175がオフに切り換り、VS2#にHighレベルの信号が出力される。約0.8ms後、タ

イマー 171 は、Low パルスの信号 L2# を出力し、バッファ回路 163, 166, 173, 178 の出力する信号の状態を第 2 レジスタ 181 に記憶させる。

【0049】

なお、VS1# 及び VS2# に High レベルの信号を出力しても、コネクタ 190 に挿入された PC カード 250 又はスマートカード 310 を装着したアダプタ 300 内で VS1# 及び VS2# が接地されている場合には、VS1# 及び VS2# の見かけ上の電位状態は Low になる。

【0050】

以上に説明するタイミングでタイマー 171 が所定レベルの信号を出力することでレジスタ 180 及び 181 にそれぞれ CD2#, CD1#, VS2# 及び VS1# の電位状態が格納される。

【0051】

ここで、再び図 7 を参照する。拡張カードレジスタ 182 には、拡張カードとしてスマートカード 310 を装着したアダプタ 300 の接続時に特定される第 1 レジスタ 180 及び第 2 レジスタ 181 の値を示す 8 ビットデータ（識別情報）と、当該カードの種類（バスのビット幅や駆動電圧）を特定する 6 ビットのデータ（カード情報）が格納されている。拡張カードレジスタ 182 は、上記 8 ビットのデータ（識別情報）を比較器 185 に出力すると共に、上記種類を特定する 6 ビットのデータ（カード情報）をカード情報検出部 184 に出力する。

【0052】

また、カードテーブル 183 には、図 5 に示したカードテーブル 183 に定義されている合計 12 種類のカードについての第 1 レジスタ 180 及び第 2 レジスタ 181 の値を示す 8 ビットデータ（識別情報）、並びに、カードの種類を特定する 6 ビットデータ（カード情報）が格納されている。カードテーブル 183 は、上記 12 枚分の PC カードの 8 ビットデータを比較器 185 に平行出力すると共に、上記 12 枚分の PC カードの 6 ビットデータをカード情報検出部 184 に出力する。

【0053】

比較器 185 は、第 1 レジスタ 180 及び第 2 レジスタ 181 に格納された 4 ビット + 4 ビットの合計 8 ビットデータと、拡張カードレジスタ 182 及びカードテーブル 183 から平行に出力される合計 13 枚分のカードの 8 ビットデータとの比較を行い、各カード毎に一致の場合が High レベルで不一致の場合が Low レベルの 1 ビットの合計 13 ビット分の比較結果信号を出力する。当該比較結果信号は、PCMCIA コントローラ 120 (図 1 を参照) に出力されると共に、カード情報検出部 184 に出力される。

【0054】

カード情報検出部 184 は、セクタ 184a 及び 6 ビット分のレジスタ 184b で構成されている。セクタ 184a には、拡張カードレジスタ 182 に 1 枚分、及び、カードテーブル 183 に 12 枚分が格納されている合計 13 枚分のカードの種類 (バスのビット幅や対応する駆動電圧) を表す 6 ビットデータが平行に入力される。そして、比較器 185 から出力される比較結果信号が High レベルのカードについて、当該カードの種類を表す 6 ビットデータをレジスタ 184b に出力する。レジスタ 184b のラッチ端子には、タイマー 171 から信号 TIM を反転した信号が入力されている。レジスタ 184b は、タイマー 171 がパルス状の信号 L2# を出力し、第 2 レジスタ 181 に CD2#, CD1#, VS2# 及び VS1# が格納された後、信号 TIM が Low レベルに切り換ると同時にセクタ 184a から出力される 6 ビットのデータをラッチする。

【0055】

なお、レジスタ 184b にラッチされた 6 ビットデータは、上位ビットから順に、16 ビットカードであるのか否か、32 ビットカードであるのか否か、駆動電圧が 5V であるのか否か、駆動電圧が 3.3V であるのか否か、駆動電圧が X.XV であるのか否か、駆動電圧が Y.YV であるのか否かをそれぞれ表す。該当する場合には”1”、該当しない場合には”0”に設定される。

【0056】

レジスタ 184b は、ラッチした 6 ビットデータを 3 ステートバッファ 191 に出力する。3 ステートバッファ 191 は、CPU10 からの Low レベルのカード情報要求信号に応じて、上記 6 ビットデータをコネクタ 190 に接続された

カードの種類を表すデータとして、PCMCIAコントローラ120、PCIインターフェース110、及び、PCIバス50を介してCPU10に出力する。CPU10は、受け取ったカードの種類についての情報に基づいて、コネクタ190に接続されたカードとのデータのやり取りを行う。

【0057】

図9は、PCMCIAコントローラ120の一部の構成を示す図である。図示するように、PCカード識別部160から入力される比較結果の内、レジスタ180、181に格納された各4ビット合計8ビットのデータと拡張カードレジスタ182に格納されている8ビットデータとの比較結果を2個のCMOSインバータを直列に接続して成るバッファ回路121を介して出力する。即ち、第1レジスタ180及び第2レジスタ181に格納された8ビットデータと拡張カードレジスタ182に格納されている8ビットデータとが一致した場合には、Highレベルの信号がセレクト信号SELとして出力される。他方、不一致の場合には、Lowレベルの信号がセレクト信号SELとして出力される。

【0058】

ここで、再び図1を参照する。PCMCIAコントローラ120からHighレベルのセレクト信号SELを受けたセクタ140は、接続されたカードがスマートカードであると判断してスマートカードコントローラ130とコネクタ190とを接続する。PCMCIAコントローラ120は、上記スマートカードコントローラ130を介することで、スマートカード310を認識することができる。

【0059】

また、セクタ140は、PCMCIAコントローラ120からLowレベルのセレクト信号SELを受けた場合、接続されたカードがPCカードであると判断し、PCMCIAコントローラ120とコネクタ190を直接接続する。

【0060】

図10は、CPU10の実行するPCカード制御装置100の第1制御プログラムのフローチャートである。まず、所定の操作部13の操作によりディスプレイ14に図11の(a)に示すPCカードの制御画面400を表示する（ステッ

プ S 1)。制御画面に表示される新規カード設定ボタン 401 が、テンキー及びマウスで成る操作部 13 の操作によってユーザにより選択された場合（ステップ S 2 で YES）、ディスプレイ 14 に図 11 の（b）に示す入力画面 410 を表示する（ステップ S 3）。

【0061】

ここで、ユーザは、図 6 に示した表の中から、未使用の第 1 レジスタ及び第 2 レジスタのデータの組合せを選択し、選択したデータを第 1 レジスタの 4 ビットデータの入力ボックス 411、及び、第 2 レジスタの 4 ビットデータのボックス 412 に入力し、更に、カードの種類を特定する 6 ビットのデータ（カード情報）の入力ボックス 413 にそれぞれ必要なデータを入力した後に、完了ボタン 414 を選択する。なお、上記カードの種類を特定する 6 ビットのデータは、上位ビットから順に、当該拡張カードが 16 ビットカードであるのか否か、32 ビットカードであるのか否か、駆動電圧が 5 V であるのか否か、駆動電圧が 3.3 V であるのか否か、駆動電圧が X.X V であるのか否か、駆動電圧が Y.Y V であるのか否かを表し、それぞれ該当する場合に“1”に設定される。

【0062】

CPU 10 は、ユーザによる操作部 13 の操作により完了ボタン 414 が選択されると（ステップ S 4 で YES）、PCI バス 50、PC カード制御装置 100 内の PCI インターフェース 110、フラッシュ ROM・I/F 150 を介してフラッシュ ROM 200 内に上記 3 つの入力ボックス 411、412、413 に入力された 4 ビット + 4 ビット + 6 ビットの合計 14 ビットのデータを書き込む（ステップ S 5）。なお、既に 14 ビットのデータが書き込まれている場合には、今回入力された 14 ビットのデータに更新する。また、新規カード設定ボタン 401 の選択が検出されなかった場合には（ステップ S 2 で NO）、上記ステップ S 3～S 5 の処理はスキップする。その他の処理を実行した後に（ステップ S 6）、ステップ S 1 に戻る。

【0063】

図 12 は、CPU が電源投入御から常時実行する第 2 制御プログラムのフローチャートである。PC カード制御装置 100 のカード識別部 160 からカード検

知信号が送られきた場合（ステップS7でYES）、上記カード識別部のカード情報検出部184にカード情報要求信号を出力する（ステップS8）。上記カード情報要求信号に応じてカード情報検出部184から出力されるカード情報からカードの種類を認識し（ステップS9）、必要なその他の処理を行う（ステップS10）。カード検出信号が送られてきていない場合には（ステップS7でNO）カード検出信号が送られてくるまでステップS7で待機する。

【0064】

上記構成のPCカード制御装置100をPCIバス50に接続して用意すると共に、上記PCカードの制御プログラムを実行することで、図5に示したカードテーブル183に定義される12枚のPCカード以外の新たな種類の拡張カードをCPU10に認識させることができる。

【0065】

（2）変形例

以下、実施の形態1に係るPCカード制御装置100が備えるPCカード識別部160の変形例であるPCカード識別部160aについて説明する。

図13は、PCカード識別部160aの構成を示す図である。図中、PCカード識別部160と同じ構成物には同じ参照番号を付して表し、ここでの重複した説明は省く。PCカード識別部160が全てハードウェア回路で実現されるのに対し、PCカード識別部160aは、ソフトウェア処理によりPCカード及び拡張カードの検出を行うことを特徴とする。より具体的には、PCカード識別部160aでは、PCカード識別部160においてCD1#及びCD2#の電位の低下に基づくコネクタ190へのカードの接続の検知、カード検出信号のCPU10への出力、タイマー171、比較器185、及び、カード情報検出部184の実行する処理を制御部186が演算処理により行うことを特徴とする。この結果、PCカード識別部160aは、カード情報検出部184及び比較器185を備えず、代わりに、カード情報メモリ189を備える。

【0066】

図14は、制御部186が実行する演算処理のフローチャートである。バッファ163及び166から出力されるCD2#及びCD1#がLowレベルに成る

のを待機し（ステップS20でNO）、Lowレベルに成った時（ステップS201でYES）、コネクタ190にカードが接続されたと判断し、カード検出信号をCPU10に送信した後（ステップS21）、以下の処理を実行する。即ち、Highレベルの信号T1をPチャンネル型MOSFET179に出力してVS1#に1msの間Highレベルの信号を出力する。当該Highレベルの信号の出力開始より約0.8ms後に第1レジスタ180のラッチ端子180aにラッチ信号L1#を出力し、この時にバッファ163, 166, 174, 178から出力されるCD2#, CD1#, VS2#, VS1#のデータを保持させる（ステップS22）。

【0067】

次に、Highレベルの信号T2をPチャンネル型MOSFET175に出力してVS2#に1msの間Highレベルの信号を出力する。当該Highレベルの信号の出力を開始してから、約0.8ms後に第2レジスタ181のラッチ端子181aにラッチ信号L2#を出力し、この時のバッファ163, 166, 174, 178から出力されるCD2#, CD1#, VS2#, VS1#のデータを保持させる（ステップS23）。

【0068】

第1レジスタ180及び第2レジスタ181に保持された合計8ビットのデータと、拡張カードレジスタ182に記憶されている1枚分の8ビットデータとカードテーブル183に記憶されている12枚分の8ビットデータとを比較する（ステップS24）。合計で13枚分のデータとの比較結果をPCMCIAコントローラ120に出力する（ステップS25）。更に、一致したカードについての情報（6ビットデータ）をカード情報メモリ189から読み出して特定し（ステップS26）、CPU10からカード情報要求信号を待機する（ステップS27でNO）。カード情報要求信号を受けた場合（ステップS27でYES）、上記ステップS26において特定したカード情報をCPU10に出力し（ステップS28）、処理を終了する。

【0069】

上記構成のPCカード識別部160aを用意することで、回路構成を簡単にす

ることができ、装置の小型化を図ることができる。

【0070】

(3) 実施の形態2

以下、実施の形態2に係るPCカード制御装置500について説明する。実施の形態1に係るPCカード制御装置100が拡張カードを1枚しか追加できなかったのに対して、PCカード制御装置500は、拡張カードを3枚まで追加できることを特徴とする。図15は、PCカード制御装置500の構成を示す図である。図中、実施の形態1に係るPCカード制御装置100と同じ構成物には同じ参照番号を付して、重複した説明は省く。

【0071】

より具体的には、図1に示すPCカード制御装置100と比較すれば明らかなように、信号変換部105に対応する信号変換部505において、PCMCIAコントローラ510とセレクト550の間に第1カードコントローラ520、第2カードコントローラ530、第3カードコントローラ540を備える。ここで、第1カード～第3カードとは、例えば、スマートメディア（株式会社東芝の登録商標）、SDカード、メモリースティック（株式会社ソニーの登録商標）のことをいう。後に説明するように、PICMCIAコントローラ510は、PCカード識別部560の比較結果に基づいて2ビットのセレクト信号SELを生成する。セレクト550は、上記2ビットのセレクト信号に基づいてPCMCIAコントローラ510とコネクタ190を直接接続する場合、第1カードコントローラ520を介して接続する場合、第2カードコントローラを介して接続する場合、第3カードコントローラを介して接続する場合の4つの場合から1つを選択する。

【0072】

PCカード識別部560は、コネクタ190に接続されたカードから上記実施の形態1のPCカード制御装置100と同様にして得られる第1及び第2レジスタの合計8ビットのデータ（識別情報）と、拡張カードレジスタ570に記憶されている3枚分のカードの8ビットデータ（識別情報）及びカードメモリ183に記憶されている12枚分のカードの8ビットデータ（識別情報）とを比較し、比

較結果をPCMCIAコントローラ510に出力すると共に、該当するカードの種類を表す6ビットデータ（カード情報）を特定し、当該6ビットデータ（カード情報）をPCMCIAコントローラ510、PCIインターフェース110及びPCIバス50を介してCPU10に出力する。

【0073】

なお、CPU10は、上述した実施の形態1の欄で説明したPCカード制御装置100の第1及び第2制御プログラム（図10及び図12を参照）と同じ内容の処理を実行する。図10に示した第1制御プログラムにおいて、本実施形態2に対応して変更する箇所は、新規の第1、第2レジスタ、カード情報レジスタの入力受付処理（ステップS3）において3枚分の拡張カードのデータを受付ける点だけである。一方、図12に示した第2制御プログラムについては、変更点はない。即ち、PCカード識別部560からカード検出信号を受け取った場合には（ステップS7でYES）、ステップS8及びS9の処理を実行し、コネクタ190に接続されたカードの種類を認識する。

【0074】

図16は、PCカード識別部560の構成を示す図である。実施の形態1のPCカード制御装置100が備えていたPCカード識別部160と同じ構成物には同じ参照番号を付して表し、重複した説明は省く。比較器590は、第1レジスタ180及び第2レジスタ181に記憶された合計8ビットのデータ（識別情報）と、拡張カードレジスタ570に記憶されている3枚分のカードの8ビットデータ（識別情報）及びカードテーブル183に記憶されている12枚分のカードの8ビットデータ（識別情報）を並列に同時に比較し、比較結果をPCMCIAコントローラ510に出力すると共に、カード情報検出部580に出力する。

【0075】

カード情報検出部580は、セクタ580a及び6ビット分のレジスタ580bで構成されている。セクタ580aには、拡張カードレジスタ570に3枚分、及び、カードテーブル183に12枚分が格納されている合計15枚分のカードの種類（バスのビット幅や対応する駆動電圧）を特定する6ビットデータ（カード情報）がパラレルに入力される。そして、比較器590から出力される

比較結果信号がHighレベルのカードについて上記カードの種類を表す6ビットデータをレジスタ580bに出力する。レジスタ580bのイネーブル端子には、タイマー171から信号TIMを反転した信号が入力されている。レジスタ580bは、タイマー171がパルス状の信号L2#を出力し、第2レジスタ181にCD2#、CD1#、VS1#及びVS2#が格納された後、信号TIMがLowレベルに切り換ると同時に、セクタ580aから出力される6ビットデータをコネクタ190に接続されたカードのカード情報として保存する。

【0076】

なお、レジスタ580bにラッチされた6ビットのデータは、上位ビットから順に、16ビットカードであるのか否か、32ビットカードであるのか否か、駆動電圧が5Vであるか否か、駆動電圧が3.3Vであるか否か、駆動電圧がX.XVであるか否か、駆動電圧がY.YVであるか否かをそれぞれ該当する場合に“1”で表す。

【0077】

レジスタ580bは、ラッチした6ビットデータを3ステートバッファ191に出力する。3ステートバッファ191は、CPU10からLowレベルのカード情報要求信号に応じて、上記6ビットデータをコネクタ190に接続されたカードの種類を表すデータ（カード情報）として、PCMCIAコントローラ510、PCIインターフェース110、及び、PCIバス50を介してCPU10に出力する。CPU10は、受け取った6ビットデータ（カード情報）の内容に基づいて、コネクタ190に接続されたカードとのデータのやり取りを行う。

【0078】

図17は、PCMCIAコントローラ510の一部の構成を示す図である。図示するように、PCカード識別部560から入力される比較結果の内、レジスタ180、181に格納された各4ビット合計8ビットのデータ（識別情報）と拡張カードレジスタ570に格納されている3枚分の8ビットデータ（識別情報）との比較結果を2つのORゲート511、512を用いて2ビットのセレクト信号SELとして出力する。具体的には、1枚目の比較結果の1ビットデータと3枚目の比較結果の1ビットデータとの論理和をORゲート512で求め、当該O

Rゲート512の出力を2ビットのセレクト信号の下位ビットのデータとして出力する。2枚目の比較結果の1ビットデータと3枚目の比較結果の1ビットデータの論理和をORゲート511で求め、当該ORゲート511の出力を2ビットのセレクト信号SELの上位ビットのデータとして出力する。即ち、第1レジスタ180及び第2レジスタ181に格納された8ビットデータと拡張カードレジスタ182に格納されている8ビットデータとが一致した場合には、Highレベルの信号がセレクト信号SELとして出力される。他方、不一致の場合には、Lowレベルの信号がセレクト信号SELとして出力される。

【0079】

ここで、再び図15を参照する。PCMCIAコントローラ510から“00”のセレクト信号SELを受けたセクタ550は、接続されたカードがPCMCIAに準拠したPCカードであると判断してPCMCIAコントローラ510とコネクタ190を直接接続する。また、“01”のセレクト信号SELを受けた場合、第1カードであると判断して、第1カードコントローラ520とコネクタ190とを接続する。PCMCIAコントローラ510は、上記第1カードコントローラ520を介することで、第1カードを認識することができる。同様に、“10”、“11”のセレクト信号SELを受けた場合、第2、第3カードであると判断して、第2カードコントローラ520、第3カードコントローラ530とコネクタ190とを接続する。PCMCIAコントローラ510は、上記第2カードコントローラ530又は第3カードコントローラ540を介することで、第2カード又は第3カードを認識することができる。

【0080】

以上に説明したように、PCカード制御装置100及び500によれば、特別なカードの識別アルゴリズムを用意せず、従来より知られているPCMCIAに準拠するカード識別手法を用いつつも、新しい種類の拡張カードの認識をおこなうことができる。更には、既に認識していた拡張カードの種類が変更又は修正された場合（例えば、駆動電圧が5Vから3.3Vに改良された場合）に、フラッシュROM200の内容を書き換えるだけで柔軟に対応することができる。

【0081】

なお、上記実施の形態 1 の P C カード制御装置 1 0 0 及び実施の形態 2 の P C カード制御装置 5 0 0 では、拡張カードレジスタに設定する第 1 レジスタ及び第 2 レジスタの合計 8 ビットのデータの値を、図 6 に示すような P C M C I A において未定義の組合せのものをを用いることとしたが、例えば、図 5 に示すカードテーブルにおける N o . 5 及び N o . 9 のようにカードの種類が未定義となっている予備の組合せについては、これを利用することとしてもよい。更には、上記以外の既に定義されている組合せについても改めて定義することができるようにすることも考えられる。これらの場合、カードテーブル及び拡張カードレジスタの両方に該当するカードが検出されることになるが、例えば、実施の形態 1 の P C カード制御装置 1 0 0 の備える P C M C I A コントローラ 1 2 0 が実行するように、拡張カードレジスタについての比較結果だけに基づいて、セレクト信号 S E L を生成するようにすれば良い。

【 0 0 8 2 】

【発明の効果】

本発明の第 1 の P C カード制御装置は、特別な識別アルゴリズムを加えることなく規格に準拠する手法により得られる識別情報に基づいて拡張カードを認識することができる。

【 0 0 8 3 】

本発明の第 2 の P C カード制御装置は、特別な識別アルゴリズムを加えることなく規格に準拠する手法により得られる識別情報に基づいて拡張カードを認識し、当該認識に従い必要な回線を確立することができる。

【 0 0 8 4 】

本発明の第 3 の P C カード制御装置は、特別な識別アルゴリズムを加えることなく P C M C I A の規格に準拠する手法により得られる識別情報に基づいて、P C M C I A に準拠していないスマートカード等の拡張カードを認識することができる。

【 0 0 8 5 】

本発明の第 4 の P C カード制御装置は、規格に準拠しない拡張カードについてのカード情報及び識別情報が外部から更新可能な第 2 記録部を備えることで、カ

ードの種類、即ち、バスのビット幅や駆動電圧の異なる新たな拡張カードを新たな識別情報に基づいて識別すると共に、規格に準拠するカードと同様に取り扱うことができる。

【0086】

本発明の第5のPCカード制御装置は、PCMCIAに準拠しない拡張カードについてのカード情報及び識別情報が外部から更新可能な第2記録部を備えることで、カードの種類、即ち、バスのビット幅や駆動電圧の異なる新たな拡張カードを新たな識別情報に基づいて識別すると共に、PCMCIAに準拠するカードと同様に取り扱うことができる。

【0087】

本発明の第6のPCカード制御装置は、上記第5のPCカード制御装置において、PCMCIAにおいて未使用の識別情報に基づいて拡張カードを識別することにより、新たに6種類の拡張カードについて識別することができる。

【0088】

本発明の第1のコンピュータシステムは、上記第4乃至第6の何れかのPCカード制御装置より出力されるカード情報に基づいて接続されたカードの種類、例えばバスのビット幅や駆動電圧について認識することができる。

【0089】

本発明の第2のコンピュータシステムは、さらに上記第4乃至第6の何れかのPCカード制御装置の第2記録部に記録してある拡張カードについてのカード情報及び識別情報の更新を行うことができる。これにより、従来より使用していた拡張カードの駆動電圧が5Vから3.3Vに低下した場合であっても当該拡張カードを正しく識別することができる。

【0090】

本発明のPCカード識別方法では、外部より設定された拡張カードのカード情報及び識別情報を用いて、当該拡張カードの識別を行う。このため、拡張カードの種類の変更に伴うカード情報や識別情報の変化に迅速に対応することができる。

【図面の簡単な説明】

【図 1】 実施の形態 1 に係る P C カード制御装置を備えるコンピュータシステムの構成を示す図である。

【図 2】 (a) は、P C M C I A に準拠したコネクタに P C カードを接続した状態を示し (b) は、アダプタを介してスマートカードを接続した状態を示す図である。

【図 3】 (a) は、P C カードのカード識別用の配線例を示し、(b) は、カード検出時の各部の信号の状態を示す図である。

【図 4】 (a) は、拡張カードのカード識別用の配線例を示し、(b) は、カード検出時の各部の信号の状態を示す図である。

【図 5】 P C M C I A に準拠したカードテーブルを示す図である。

【図 6】 P C M C I A で未使用の組合せのカードテーブルを示す図である。

【図 7】 P C カード識別部の構成を示す図である。

【図 8】 C D 1 #、C D 2 #、V S 1 #、V S 2 # 及びタイマーから出力される各信号を示すタイムチャートである。

【図 9】 P C M C I A コントローラの一部の構成を示す図である。

【図 1 0】 C P U の実行する第 1 制御プログラムの処理内容を示すフローチャートである。

【図 1 1】 (a) 及び (b) は、P C カード制御プログラム実行時にディスプレイに表示される画面を示す図である。

【図 1 2】 C P U の実行する第 2 制御プログラムの処理内容を示すフローチャートである。

【図 1 3】 P C カード識別部の変形例の構成を示す図である。

【図 1 4】 上記 P C カード識別部の変形例を構成する制御部の実行する処理内容を示すフローチャートである。

【図 1 5】 実施の形態 2 にかかる P C カード制御装置を備えるコンピュータシステムの構成を示す図である。

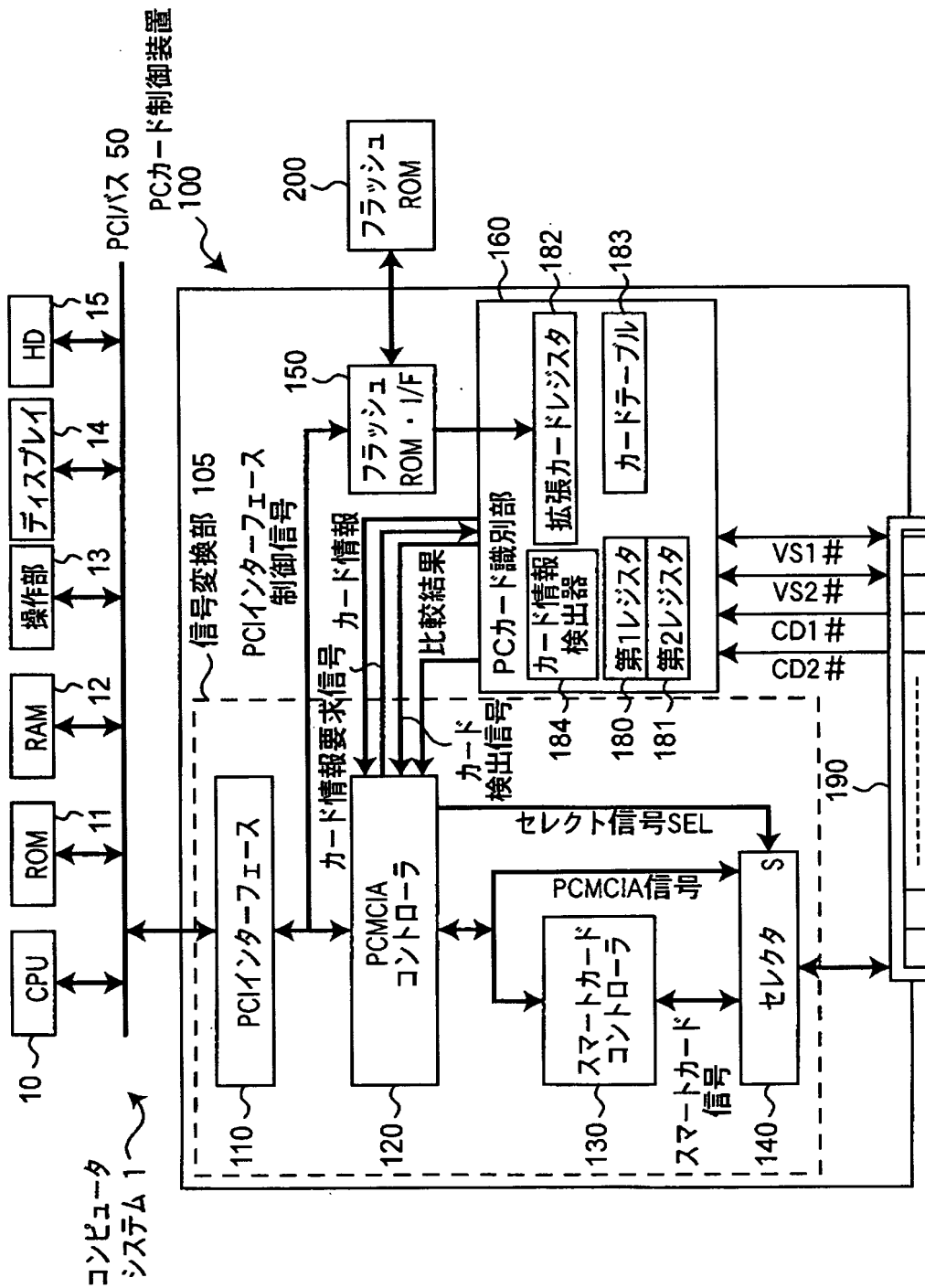
【図 1 6】 P C カード識別部の構成を示す図である。

【図 1 7】 P C M C I A コントローラの一部の構成を示す図である。

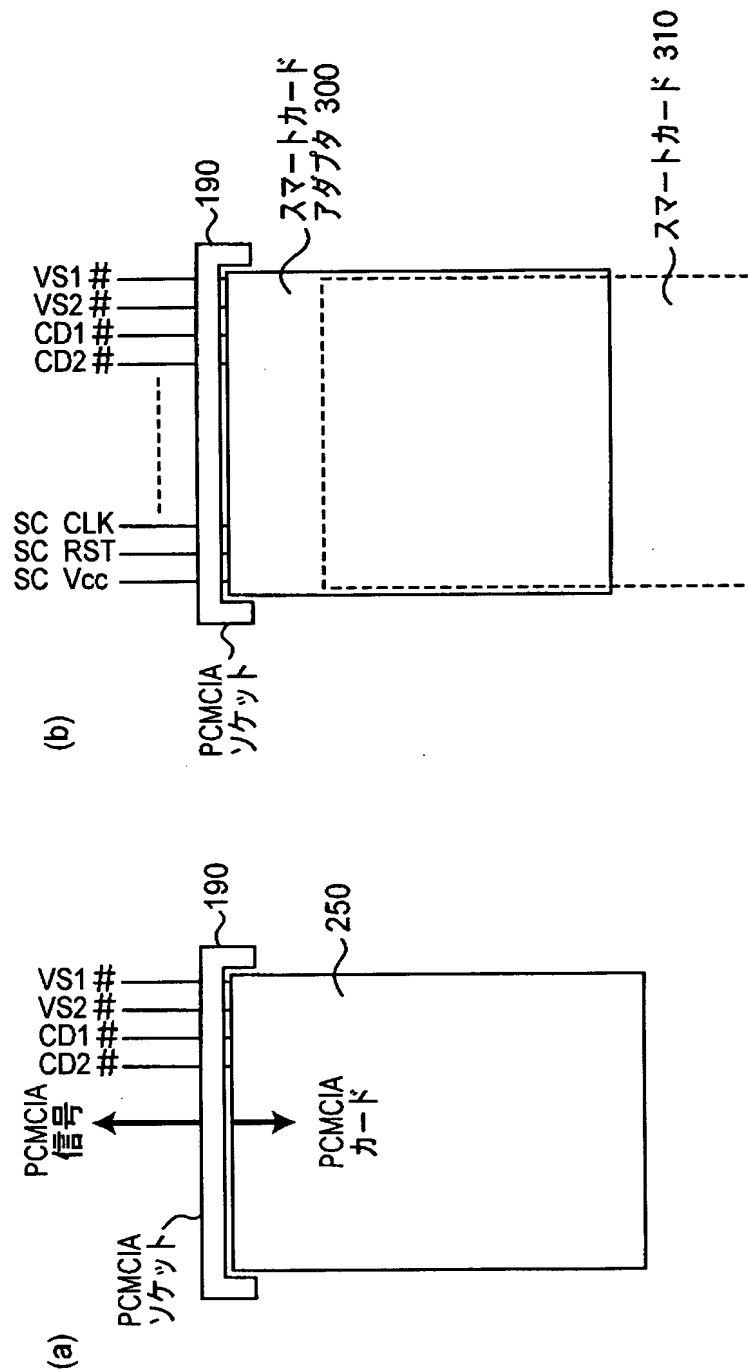
【符号の説明】 1 コンピュータシステム、10 CPU、11 ROM、12 RAM、13 操作部、14 ディスプレイ、15 HD、100, 500 PCカード制御装置、130 スマートカードコントローラ、150 フラッシュROM・I/F、160, 160a, 560 PCカード識別部、180 第1レジスタ、181 第2レジスタ、182, 570 拡張カードレジスタ、183 カードテーブル、184, 580 カード情報検出部、190 PCカード用コネクタ、200 フラッシュROM、250 PCカード、300 スマートカード用アダプタ、310 スマートカード、520 第1カードコントローラ、530 第2カードコントローラ、540 第3カードコントローラ。

【書類名】 図面

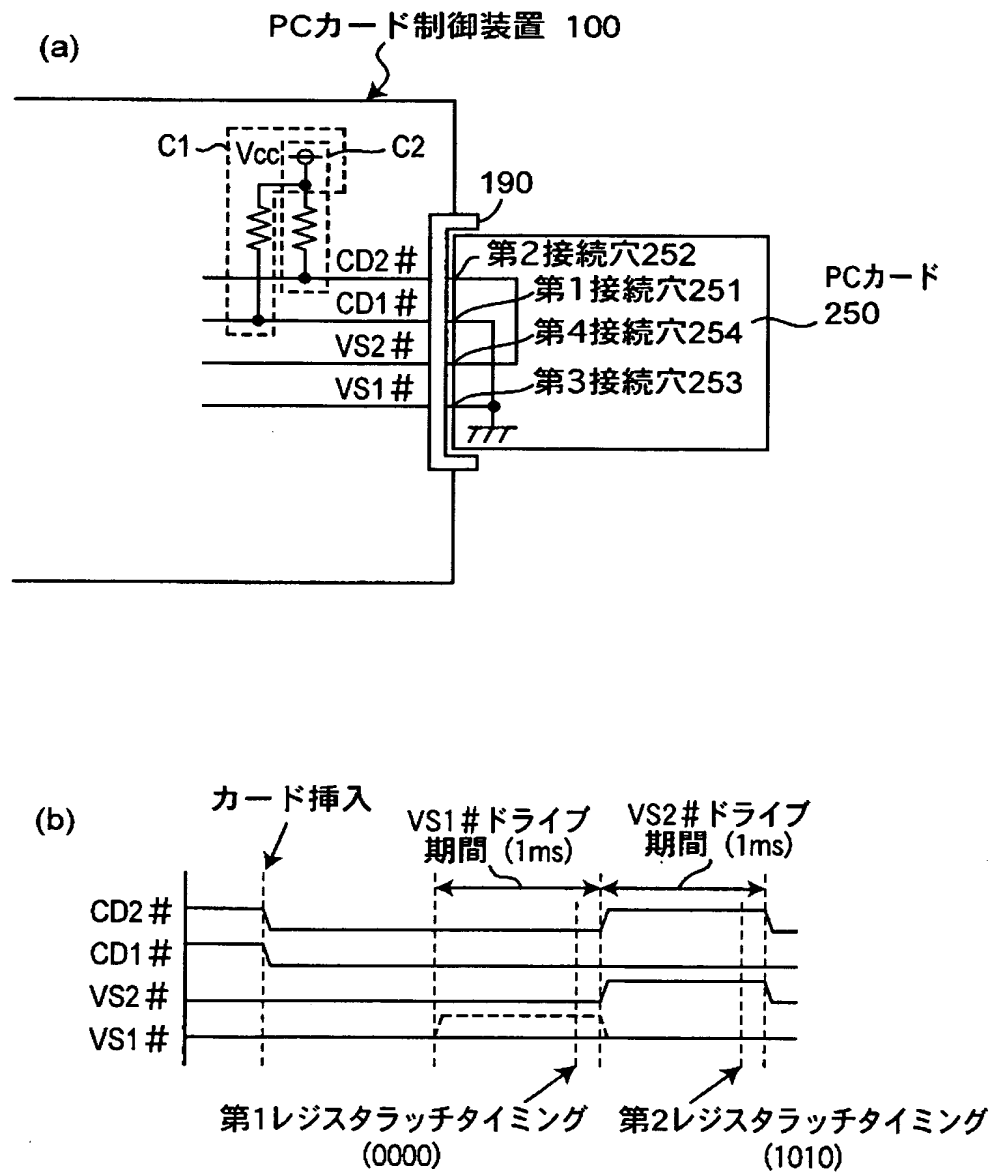
【図 1】



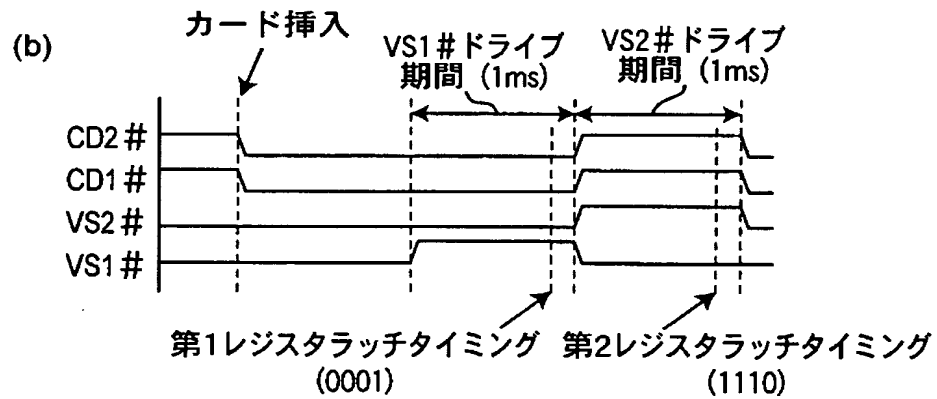
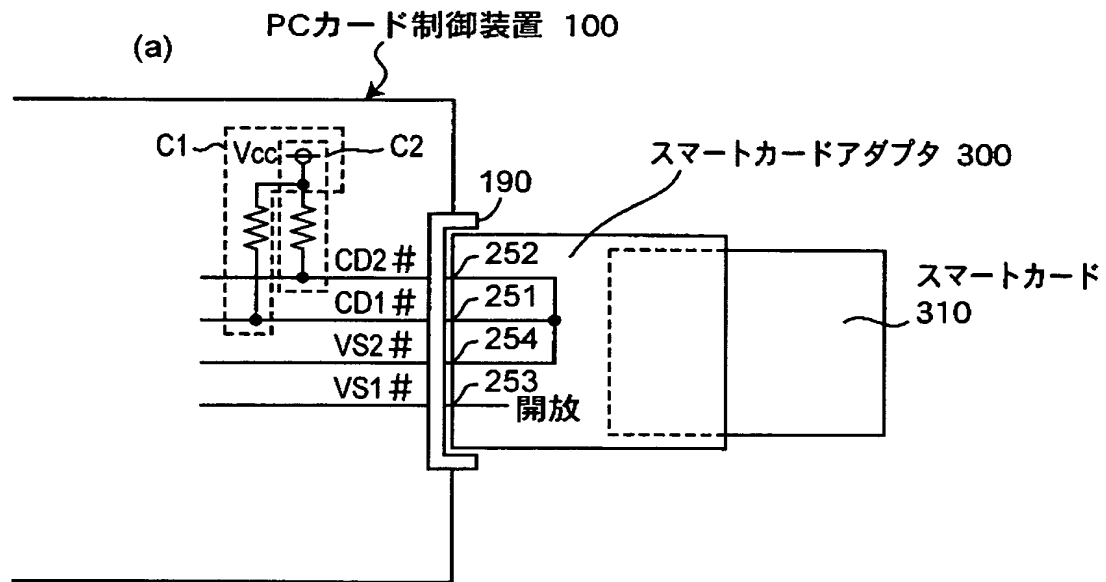
【図 2】



【図 3】



【図 4】



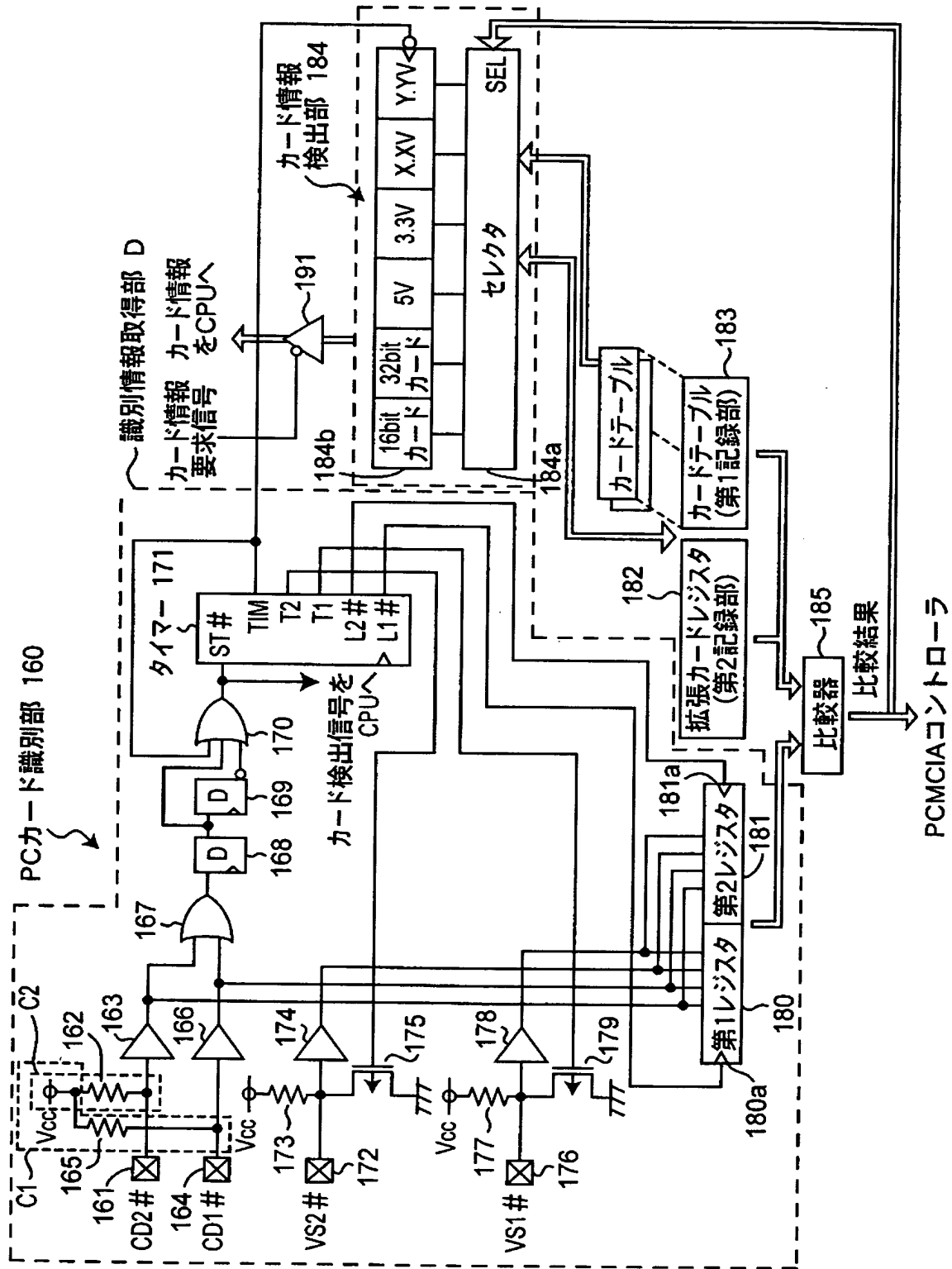
【図 5】

No.	CD2# が流れる 第2接続穴	CD1# が流れる 第1接続穴	VS2# が流れる 第4接続穴	VS1# が流れる 第3接続穴	カードの種類		第1レジスタ の状態	第2レジスタ の状態
					インターフェース	駆動電圧V		
1	接地	接地	接地	接地	16Bit	5V,3.3V, X.XV	0000	0000
2	接地	接地	接地	開放	16Bit	X.XV	0001	0000
3	接地	接地	開放	接地	16Bit	5V,3.3V	0000	0010
4	接地	接地	開放	開放	16Bit	5V	0001	0010
5	接地	第3接続穴 に接続	接地	第1接続穴 に接続	予備		0101	0000
6	接地	第3接続穴 に接続	開放	第1接続穴 に接続	カードバス	3.3V	0101	0010
7	第4接続穴 に接続	接地	第2接続穴 に接続	接地	カードバス	3.3V,X.XV	0000	1010
8	第4接続穴 に接続	接地	第2接続穴 に接続	開放	カードバス	X.XV	0001	1010
9	接地	第4接続穴 に接続	第1接続穴 に接続	接地	予備		0000	0110
10	接地	第4接続穴 に接続	第1接続穴 に接続	開放	カードバス	X.XV,Y.YV	0001	0110
11	第3接続穴 に接続	接地	接地	第2接続穴 に接続	カードバス	3.3V,X.XV Y.YV	1001	0000
12	第3接続穴 に接続	接地	開放	第2接続穴 に接続	カードバス	Y.YV	1001	0010

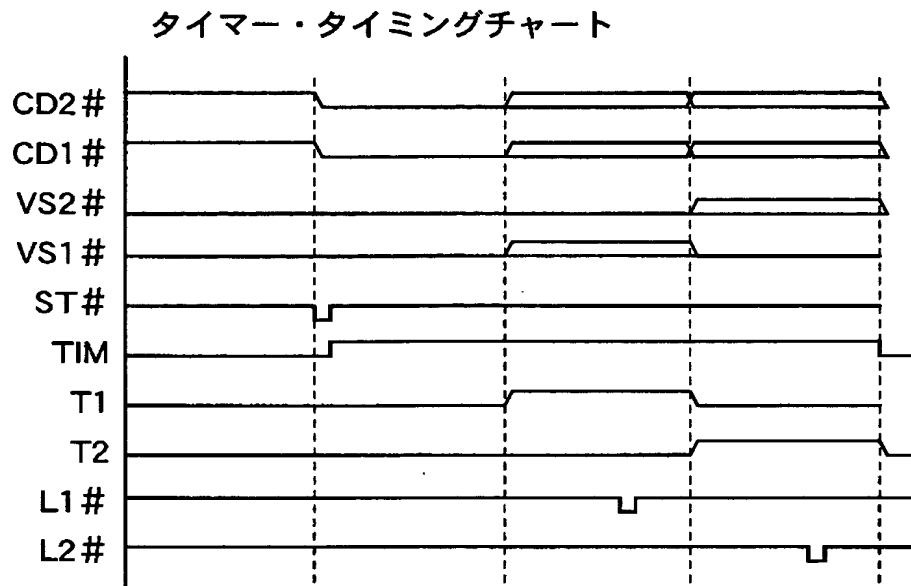
【図 6】

No.	CD2 # が流れる 第2接続穴	CD1 # が流れる 第1接続穴	VS2 # が流れる 第4接続穴	VS1 # が流れる 第3接続穴	カードの種類		第1レジスタ の状態	第2レジスタ の状態
					インターフェース	駆動電圧V		
No.1	第4接続穴 に接続	第3接続穴 に接続	第2接続穴 に接続	第1接続穴 に接続	新型 No.1		0101	1010
No.2	第3接続穴 に接続	第4接続穴 に接続	第1接続穴 に接続	第2接続穴 に接続	新型 No.2		1001	0110
No.3	第3接続穴 に接続	第3接続穴 に接続	接地	第1接続穴, 第2接続穴 に接続	新型 No.3		1101	0000
No.4	第3接続穴 に接続	第3接続穴 に接続	開放	第1接続穴, 第2接続穴 に接続	新型 No.4		1101	0010
No.5	第4接続穴 に接続	第4接続穴 に接続	第1接続穴, 第2接続穴 に接続	接地	新型 No.5		0000	1110
No.6	第4接続穴 に接続	第4接続穴 に接続	第1接続穴, 第2接続穴 に接続	開放	新型 No.6		0001	1110

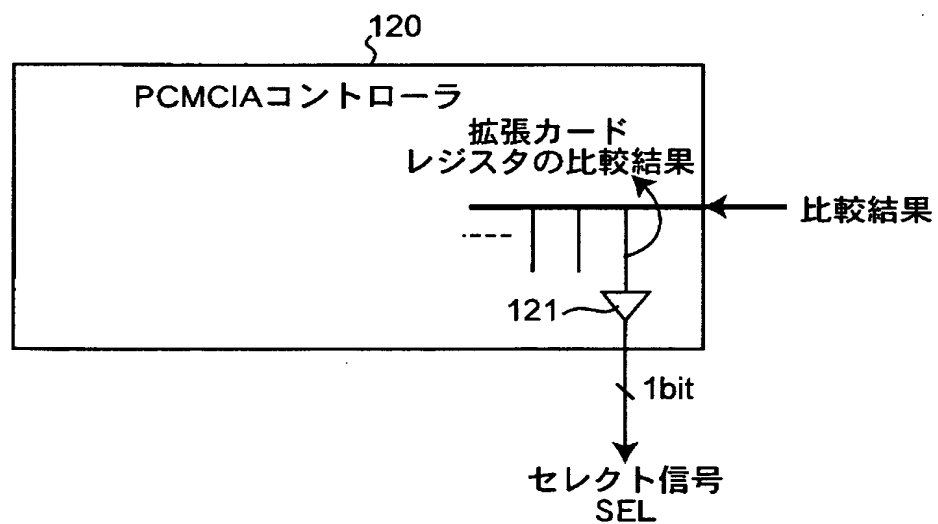
【図 7】



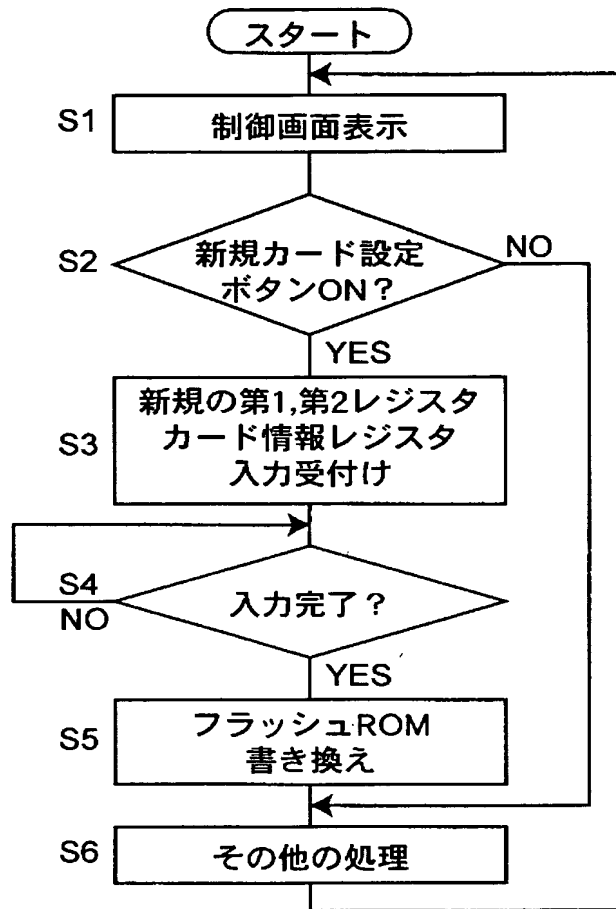
【図 8】



【図 9】

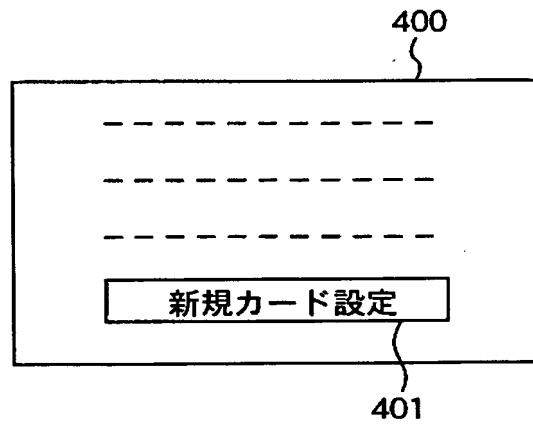


【図10】

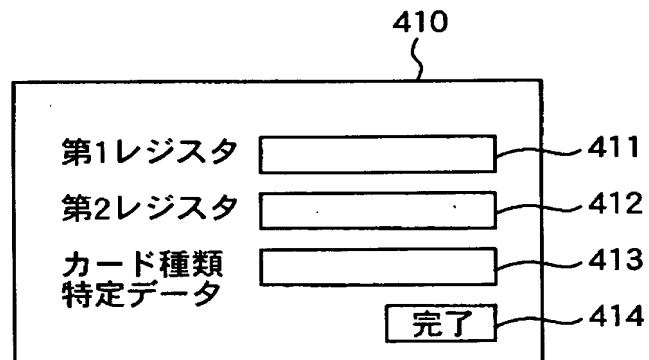


【図 11】

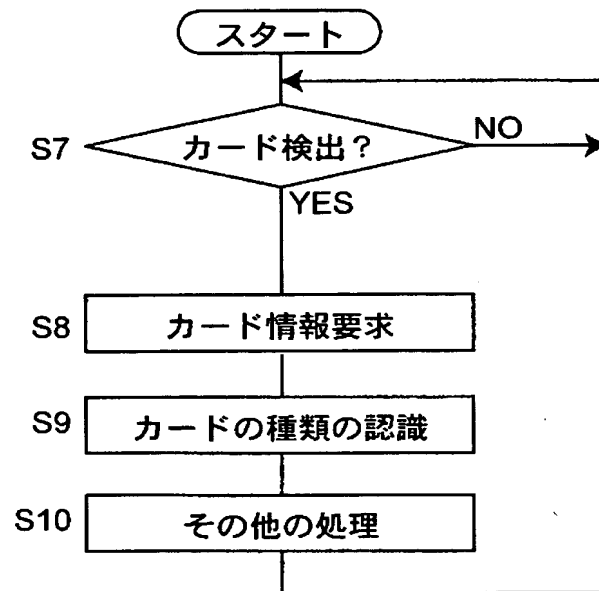
(a)



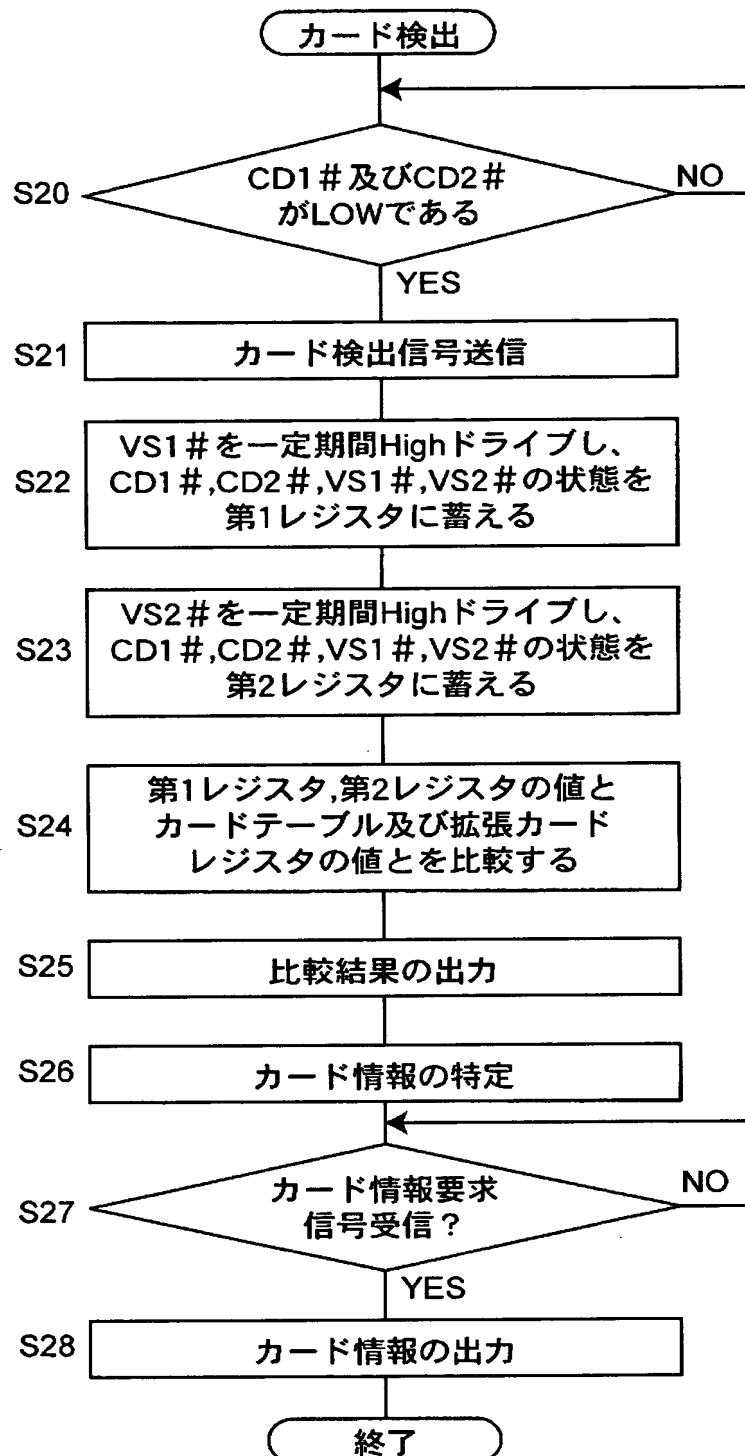
(b)



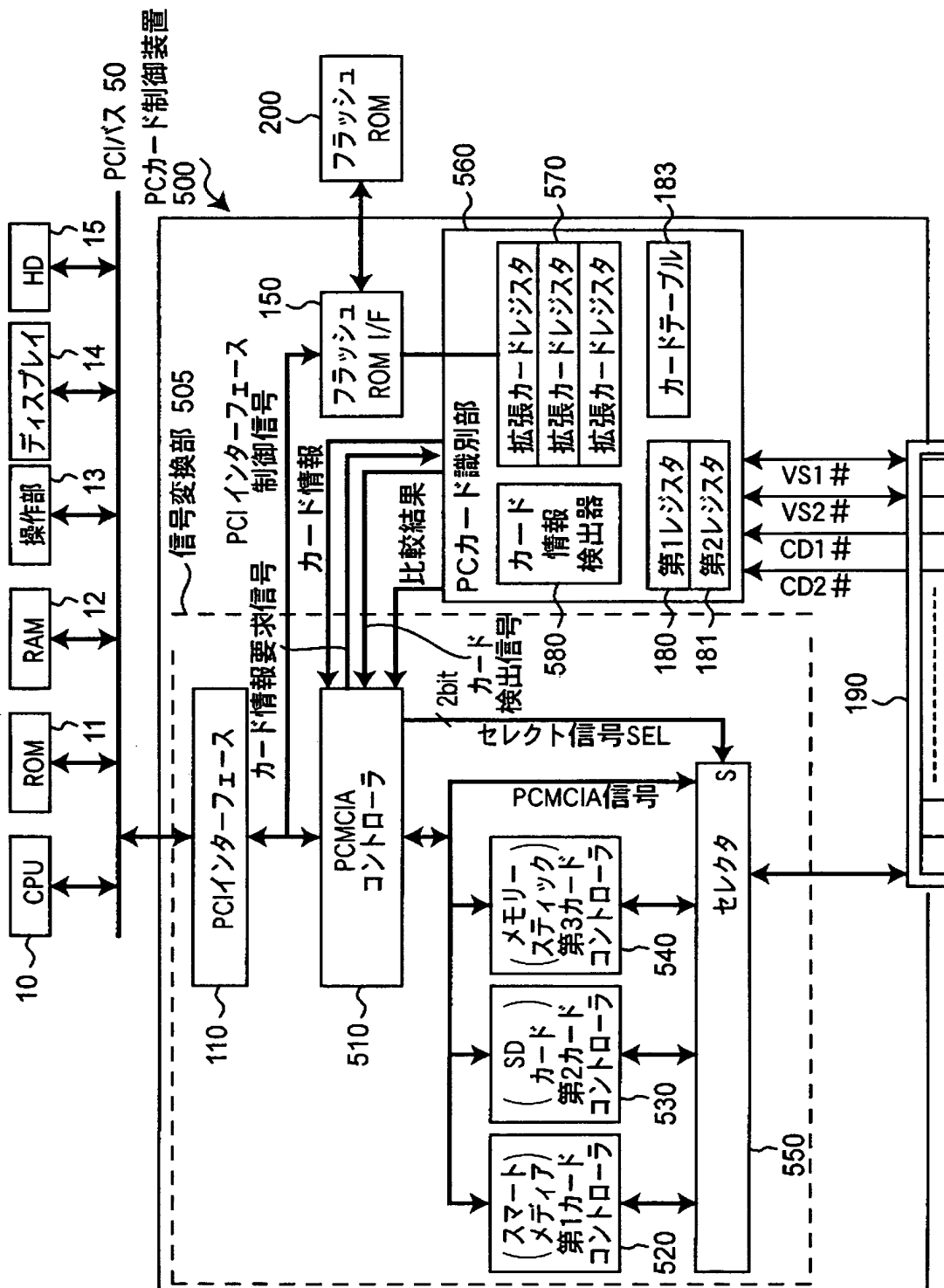
【図 12】



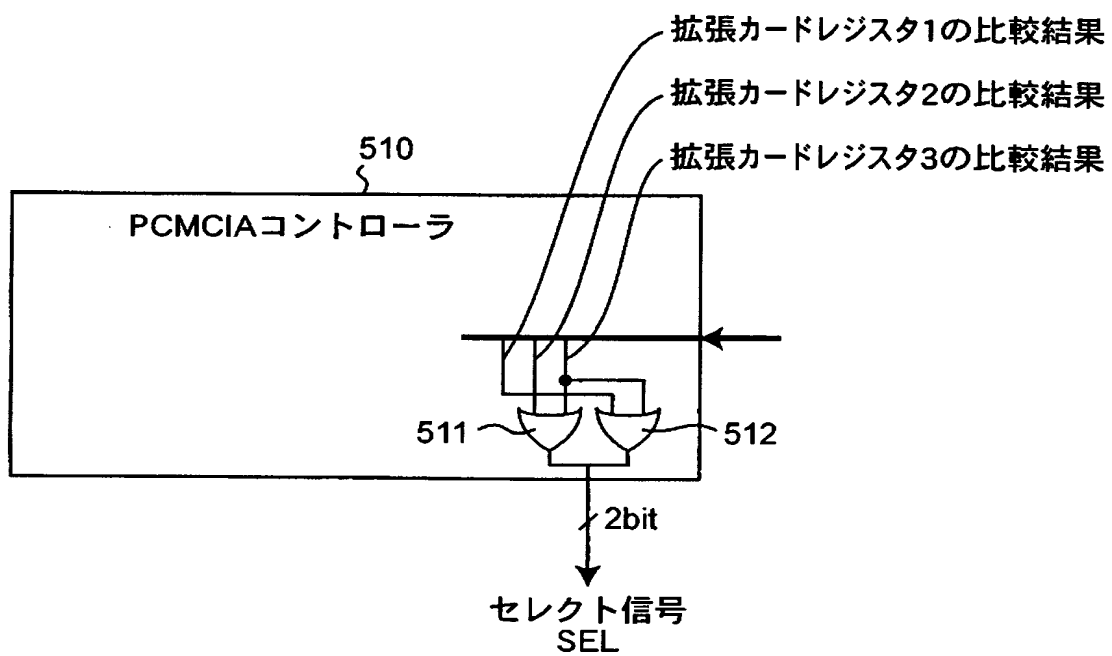
【図 14】



【図15】



【図 17】



【書類名】 要約書

【要約】

【課題】 新たな種類の拡張カードを認識し得る P C カード制御装置を提供する。

【解決手段】 接続カードの識別情報を規格に準拠する手法により取得する取得部と、規格に準拠する 1 以上の種類の P C カードのカード情報及び識別情報を記録する第 1 記録部と、上記規格に準拠していない 1 以上の種類の拡張カードのカード情報及び識別情報を記録する第 2 記録部とを有し、上記接続されたカードの識別情報と、第 1 及び第 2 記録の識別情報の内の少なくとも第 2 記録部に記録されている識別情報とから接続されたカードの種類を識別して識別結果を出力すると共に接続されたカードのカード情報を出力する P C カード識別部と、上記識別結果に基づいて、接続されたカードと上記規格に準拠した形式での信号の交信を行う回線を確立する信号変換部とを備えることを特徴とする。

【選択図】 図 1

特願 2 0 0 2 - 2 6 9 9 3 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 6 7 4 7]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日
 [変更理由] 新規登録
 住 所 東京都大田区中馬込 1 丁目 3 番 6 号
 氏 名 株式会社リコー

2. 変更年月日 2 0 0 2 年 5 月 1 7 日
 [変更理由] 住所変更
 住 所 東京都大田区中馬込 1 丁目 3 番 6 号
 氏 名 株式会社リコー